

Tárgytematika
Digitális hálózatok
NGB_AU004_1

Tárgyfelelős neve: dr. Keresztes Péter

Félév: 2014/15/2

Beszámolási forma: Vizsga

Tárgy heti óraszám: 5/0/0

Tárgy féléves óraszám: 0/0/0

OKTATÁS CÉLJA

A tárgy célja, hogy a villamosmérnök hallgatók megismerjék a számítógépek hardver felépítésének, illetve a hardver tervezésének alapelveit, és a tervezési folyamat kapu- és regiszter-átviteli szintjein tervezési készséggel rendelkezzenek.

TANTÁRGY TARTALMA

A logikai algebra axiómái és tételei. Logikai függvények és megadási módjaik. Egykimenetű kombinációs hálózatok egyszerűsítése a logikai függvény minimális lefedésével. Statikus, dinamikus és funkcionális hazárdok, kiküszöbölésük. Több-kimenetű kombinációs hálózatok minimalizálásának módszerei. A sorrendi hálózatok alapvető modelljei és implementációi. Elemi sorrendi hálózatok, tárolók és flip-flopok. Szinkron és aszinkron implementációk, állapotok stabilitása aszinkron modellekben. Szinkron sorrendi hálózatok tervezésének lépései. Specifikáció, állapot-összevonás, állapotkódolás, vezérlési tábla. Aszinkron sorrendi hálózatok tervezésének problémái és lépései; specifikáció, állapot-összevonás, állapotkódolás kritikus versenyhelyzetek kiküszöbölésével, realizáció kombinációs hálózat visszacsatolásával és tárolók vezérlési tábláinak előállításával.

A regiszter-átviteli szintű tervezés egyszerű építő elemei. Regiszterek, funkciós egységek, multiplexerek. Összetett építő-elemek: több forrásból beírható regiszterek, vezérelhető funkciós egységek, véges állapotú gépek. Digitális feladatok implementációja ADAT- és VEZÉRLŐ - LOGIKÁRA való felbontással. Számláló és FSM vezérelt adat-folyamat. Bevezetés a mikroprocesszorok alkalmazásába.

SZÁMONKÉRÉSI ÉS ÉRTÉKELÉSI RENDSZERE

SZÁMONKÉRÉS ÉS ÉRTÉKELÉSI RENDSZERE

A hallgatók a félév végén írásbeli kollokviumon adnak számot tudásukról. A feladatok tervezési példák, és egy elméleti kérdés.

A kollokviumon megoldandó feladatok témakörei:

- Kombinációs hálózatok tervezése
- Szinkron M-S tároló, illetve szinkron szekvenciális hálózat tervezése verbális specifikáció vagy állapotgráf/állapottábla alapján
- Aszinkron hálózat tervezése verbális specifikáció vagy állapotgráf/állapottábla alapján
- Egyszerű, számláló bázisú vezérlő-egység tervezése
- Elméleti kérdés a teljes tananyag valamelyik témaköréből

A sikertelen vizsgák pótlása illetve a sikeres vizsgák javítása a TVSZ előírásai szerint történhet.

Az értékelési rendszerrel, valamint a tantárggyal kapcsolatos egyéb aktuális információk (oktatói fogadóóra, konzultációs lehetőségek, egyéni konzultációs időpontok esetleges változásai, zárthelyi és vizsgaeredmények, stb.) a www.sze.hu/~somi címen található. Ezek figyelemmel kísérése feltétlenül javasolt.

KÖTELEZŐ IRODALOM

1. dr. Keresztes Péter : Digitális hálózatok
Nyomtatott egyetemi jegyzet, illetve elektronikus jegyzet
2. dr. Hosszú Gábor, dr Keresztes Péter : VHDL alapú rendszertervezés
Novella Kiadó, Budapest (Megjelenés alatt)