

Tárgytematika

Digitális hálózatok

NGB_AU004_1

Tárgyfelelős neve: dr. Keresztes Péter

Félév: 2013/14/1

Beszámolási forma: Vizsga

Tárgy heti óraszám: 5/0/0

Tárgy féléves óraszám: 0/0/0

OKTATÁS CÉLJA

A tárgy célja, hogy a villamosmérnök hallgatók megismerjék a számítógépek hardver felépítésének, illetve a hardver tervezésének alapelveit, és a tervezési folyamat kapu- és regiszter-átviteli szintjein tervezési készséggel rendelkezzenek.

TANTÁRGY TARTALMA

A logikai algebra axiómái és tételei. Logikai függvények és megadási módjaik. Egykimenetű kombinációs hálózatok egyszerűsítése a logikai függvény minimális lefedésével. Statikus, dinamikus és funkcionális hazárdok, kiküszöbölésük. Több-kimenetű kombinációs hálózatok minimalizálásának módszerei. A sorrendi hálózatok alapvető modelljei és implementációi. Elemi sorrendi hálózatok, tárolók és flip-flopok. Szinkron és aszinkron implementációk, állapotok stabilitása aszinkron modellekben. Szinkron sorrendi hálózatok tervezésének lépései. Specifikáció, állapot-összevonás, állapotkódolás, vezérlési tábla. Aszinkron sorrendi hálózatok tervezésének problémái és lépései; Specifikáció, állapot-összevonás, állapotkódolás kritikus versenyhelyzetek kiküszöbölésével, realizáció kombinációs hálózat visszacsatolásával és tárolók vezérlési tábláinak előállításával.

A regiszter-átviteli szintű tervezés egyszerű építő elemei. Regiszterek, funkciós egységek, multiplexerek. Összetett építő-elemek: több forrásból beírható regiszterek, vezérelhető funkciós egységek, véges állapotú gépek. Digitális feladatok implementációja ADAT- és VEZÉRLŐ - LOGIKÁRA való felbontással. Számláló és FSM vezérelt adat-folyamat. Bevezetés a mikroprocesszorok alkalmazásába.

A VHDL leírónyelv és szimulációs környezet. Szimbolikus sorrendi hálózat specifikációk, illetve kapusintű struktúrák VHDL modellezése

SZÁMONKÉRÉSI ÉS ÉRTÉKELÉSI RENDSZERE

A hallgatók a félév végén írásbeli kollokviumon adnak számot tudásukról. A feladatok tervezési példák, és egy elméleti kérdés.

A feladat-megoldási készséget félév közben, számítógépes tervező laboratóriumban is igazolni lehet. Aki a négy témakör feladatait és az elméleti kérdést a laborfoglalkozásokon eredményesen igazolja, megajánlott jegyet kap. Minden feladattípus megoldására a félév során két alkalommal jelentkezhet a hallgató. A nem teljesített, vagy sikertelenül teljesített feladatokat az írásbeli kollokvium alkalmával lehet pótolni.

Mind a vizsgán, mind a gyakorlatokon összesen 100 pont szerezhető. Az elégségeshez szükséges küszöb :40 pont.

KÖTELEZŐ IRODALOM

1. dr. Keresztes Péter : Digitális hálózatok

Nyomtatott egyetemi jegyzet, illetve elektronikus jegyzet
2. dr. Hosszú Gábor, dr Keresztes Péter : VHDL alapú rendszertervezés
Novella Kiadó, Budapest (Megjelenés alatt)