

Tárgytematika / Course Description

Digitális hálózatok

LGB_AU001_1

Tárgyfelelős neve /

Teacher's name: dr. Keresztes Péter

Félév / Semester: 2018/19/1

Beszámolási forma /

Assesment: Vizsga

Tárgy heti óraszám /

Teaching hours(week): 0/0/0

Tárgy féléves óraszám /

Teaching hours(sem.): 18/0/0

OKTATÁS CÉLJA / AIM OF THE COURSE

A tárgy célja, hogy a hallgatók alapvető tervezési készségre tegyenek szert a kapuszintű, illetve regiszter-átviteli szintű logikai tervezés területén.

TANTÁRGY TARTALMA / DESCRIPTION

Tantárgy tematikája:

- 1) Logikai (kapcsoló) algebra, logikai függvények.
- 2) Egykimenetű kombinációs hálózatok tervezése.
- 3) Kombinációs hálózatok tranziens jelenségei, hazárdok és kiküszöbölésük.
- 4) Többkimenetű kombinációs hálózatok.
- 5) Sorrendi (szekvenciális) hálózatok alaptípusai (szinkron, aszinkron, Mealy, Moore)
- 6) Elemei sorrendi hálózatok, tárolók és flip-flopok.
- 7) Szinkron sorrendi hálózatok tervezése.
- 8) Aszinkron sorrendi hálózatok tervezése.
- 9) Állapot-minimalizálás sorrendi hálózatokban.
- 10) Szinkron sorrendi hálózatok állapot-kódolása
- 11) Aszinkron sorrendi hálózatok állapot-kódolása.
- 12) Sorrendi hálózatok kezdeti állapotának beállítása.
- 13) Összetett digitális-hálózati egységek, az RT szintű tervezés.
- 14) Számlálók.
- 15) Művelet-végző (funkciós egységek)
- 16) Vezérlő-egységek tervezése.
- 17) Mikroprocesszorok és mikroprocesszoros rendszerek.

SZÁMONKÉRÉSI ÉS ÉRTÉKELÉSI RENDSZERE / ASSESSMENT'S METHOD

SZÁMONKÉRÉS ÉS ÉRTÉKELÉSI RENDSZERE

A hallgatók a félév végén írásbeli kollokviumon adnak számot tudásukról. A feladatok tervezési példák, és egy elméleti kérdés.

A kollokviumon megoldandó feladatok témakörei:

- Kombinációs hálózatok tervezése
- Szinkron M-S tároló, illetve szinkron szekvenciális hálózat tervezése verbális specifikáció vagy állapotgráf/állapottábla alapján
- Aszinkron hálózat tervezése verbális specifikáció vagy állapotgráf/állapottábla alapján
- Egyszerű, számláló bázisú vezérlő-egység tervezése
- Elméleti kérdés a teljes tananyag valamelyik témaköréből

A sikertelen vizsgák pótlása illetve a sikeres vizsgák javítása a TVSZ előírásai szerint történhet.

Az értékelési rendszerrel, valamint a tantárggyal kapcsolatos egyéb aktuális információk (oktatói fogadóóra, konzultációs lehetőségek, egyéni konzultációs időpontok esetleges változásai, zárthelyi és vizsgaeredmények, stb.) a www.sze.hu/~somi címen található. Ezek figyelemmel kísérése feltétlenül javasolt.

KÖTELEZŐ IRODALOM / OBLIGATORY MATERIAL

Jegyzet: dr. Keresztes Péter: Digitális hálózatok (Universitas-Győr Kht)

Ajánlott irodalom:

Dr. Arató Péter: Logikai rendszerek tervezése, Műegyetemi Kiadó

Hosszú Gábor-Keresztes Péter: VHDL-alapú rendszer tervezése.
